

2^{1/2} Vals.

- (c) Em processamento de sinal, alguns algoritmos incluem um passo de contagem do número de bits a “1” de um determinado conjunto de dados. De facto, nalguns processadores o conjunto de instruções foi mesmo expandido de forma a incluir a contagem de 1’s como uma instrução básica.

Pretende-se implementar no processador P3 uma instrução capaz de fazer a contagem do número de 1’s de um vector de dimensão N. Para tal, é usada a instrução OCNT op1, op2 cujos operandos op1 e op2 são o endereço do início e a dimensão do vector, respectivamente.

$$OCNT(\text{Vector}, N) = \sum_{i=0}^{N-1} \text{Ones}(\text{Vector}[i]) \tag{1}$$

Para além de retornar o resultado da contagem de 1’s, esta instrução deverá ainda actualizar as flags **Z** e **C**, de acordo com o valor retornado. Ilustra-se, no programa ao lado, uma possível invocação da operação OCNT, bem como do valor resultante da respectiva execução.

```

...
Data   STR 0204h, 0103h, ...
...
MOV    R1, 0002h
MOV    R2, Data
...
OCNT   R2, R1 ; R2 = 5h, Z = 0, C = 0
...
    
```

Preencha a tabela com o micro-programa correspondente à fase de execução da instrução OCNT. Deverá utilizar exclusivamente as micro-instruções disponibilizadas na tabela abaixo. Apenas deverá indicar o número de cada uma das micro-instruções utilizadas.

OCNT_0:	
OCNT_1:	R9<-R9-R9, Flags Z,C
OCNT_2:	
OCNT_3:	R8-R0
OCNT_4:	z? CAR<-OCNT_9
OCNT_5:	
OCNT_6:	!c? CAR<-OCNT_3
OCNT_7:	
OCNT_8:	CAR<-OCNT_3
OCNT_9:	RD<-RD+1
OCNT_10:	
OCNT_11:	!z? CAR<-OCNT_2
OCNT_12:	

NOTA: Nas posições livres indique o número da micro-instrução (de acordo com a lista abaixo).

Nº	Micro-Instrução
1	CAR<-CAR+1
2	CAR<-IF0
3	CAR<-IF1
4	CAR<-F1
5	CAR<-F2
6	SBR<-CAR+1, CAR<-F1
7	SBR<-CAR+1, CAR<-F2
8	SBR<-CAR+1, CAR<-WB
9	CAR<-IHO
10	CAR<-WB
11	CAR<-WB, SD<-R8
12	CAR<-WB, RD<-R8
13	CAR<-WB, SD<-R9
14	CAR<-WB, RD<-R9
15	R8<-M[EA]
16	R8<-M[SD]
17	R8<-M[RD]
18	EA<-EA+1

Nº	Micro-Instrução
19	SD<-SD+1
20	RD<-RD+1
21	EA<-EA-1
22	SD<-SD-1
23	RD<-RD-1
24	R8-R0
25	R9-R0
26	SD-R0
27	EA-R0
28	RD-R0
29	R8<-shr R8
30	R8<-shra R8
31	R9<-shr R9
32	R9<-shra R9
33	R10<-shr R10
34	R10<-shra R10
35	R8<-ror R8
36	R9<-ror R9

Nº	Micro-Instrução
37	R8<-rol R8
38	R9<-rol R9
39	R8<-shr R8, Flags Z,C
40	R8<-shra R8, Flags Z,C
41	R9<-shr R9, Flags Z,C
42	R9<-shra R9, Flags Z,C
43	R8<-R8 + R9, Flags Z,C
44	R9<-R9 + R8, Flags Z,C
45	R8<-R8 - 1, Flags Z,C
46	R9<-R9 - 1, Flags Z,C
47	EA<-EA - 1, Flags Z,C
48	SD<-SD - 1, Flags Z,C
49	RD<-RD - 1, Flags Z,C
50	R8<-R8 + 1, Flags Z,C
51	R9<-R9 + 1, Flags Z,C
52	EA<-EA + 1, Flags Z,C
53	SD<-SD + 1, Flags Z,C
54	RD<-RD + 1, Flags Z,C

II.

1 Val.

(a) Considere um sistema com um processador que possui 12 linhas de endereço - de A11 (maior peso) a A0 (menor peso) - e 8 linhas de dados. Neste sistema existem três zonas de memória e uma para entradas/saídas (E/S):

- ROM M1 - Possui 512 palavras que ocupam a gama de endereços mais baixos.
- RAM M2 - Possui 2K palavras que ocupam a gama de endereços mais elevada.
- RAM M3 - Possui 256 palavras a começar imediatamente acima da ROM M1.
- E/S M4 - Ocupa 1K palavras localizada imediatamente abaixo da RAM M2.

Indique quais as funções de descodificação destas zonas de memória (MS - Memory Select). Circule a letra correspondente à resposta correcta.

A - $MS1 = \overline{A11}.A10.\overline{A9}.A8$; $MS2 = A11$; $MS3 = \overline{A11}.\overline{A10}.\overline{A9}.\overline{A8}$; $MS4 = \overline{A11}.A10$;

B - $MS1 = \overline{A11}.\overline{A10}.\overline{A9}$; $MS2 = \overline{A11}$; $MS3 = \overline{A11}.\overline{A10}.\overline{A9}.\overline{A8}$; $MS4 = \overline{A11}.A10$;

C - $MS1 = \overline{A11}.\overline{A10}.\overline{A9}$; $MS2 = A11.A10$; $MS3 = \overline{A11}.\overline{A10}.\overline{A9}.\overline{A8}$; $MS4 = \overline{A11}.\overline{A10}$;

D - $MS1 = \overline{A11}.\overline{A10}.\overline{A9}$; $MS2 = A11$; $MS3 = \overline{A11}.\overline{A10}.A9.\overline{A8}$; $MS4 = \overline{A11}.A10$;

E - $MS1 = \overline{A11}.\overline{A10}$; $MS2 = A11$; $MS3 = \overline{A11}.\overline{A10}.A9.\overline{A8}$; $MS4 = \overline{A11}.\overline{A10}$;

F - Nenhuma das anteriores.

(Espaço propositadamente em branco, para rascunho)

(b) Considere as seguintes funções de descodificação de três memória:

- Mem1 - $A_{19}.A_{18}.\overline{A_{17}}.\overline{A_{16}}.\overline{A_{15}}$
- Mem2 - $A_{19}.\overline{A_{18}}.\overline{A_{17}}$
- Mem3 - $\overline{A_{19}}.A_{18}$

1 Val.

i. Indique, em hexadecimal, o primeiro e último endereço ocupado pelas memórias.

- Início Mem1: _____
- Fim Mem1: _____
- Início Mem2: _____
- Fim Mem2: _____
- Início Mem3: _____
- Fim Mem3: _____

1/2 Val.

ii. Indique as capacidades das memórias.

- Mem1: _____
- Mem2: _____
- Mem3: _____

1/2 Val.

iii. A figura seguinte representa o mapa de memória do sistema. Assinale nessa figura a localização das três memórias.



III. Considere um sistema que usa um processador semelhante ao P3 com um espaço de endereçamento de 64K palavras de 16 bits. Nesse sistema será corrido o seguinte troço de programa.

```

DIM      EQU      400h
                ORIG      8000h
A        TAB      DIM
B        TAB      DIM

                ORIG      0000h
                MOV      R1, R0
Rep:      SUB      M[R1+A], R1
                ADD      M[R1+B], R1
                INC      R1
                CMP      R1, DIM
                BR.NZ    Rep
                ...

```

1 Val.

- (a) Considere que o sistema possui uma cache de mapeamento directo com 1K palavras, usando blocos com 4 palavras e uma política de escrita “write-back” com “write-allocate”. Se esta cache for usada exclusivamente para acesso aos dados indique qual a taxa de sucesso (“hit rate”). Não se esqueça que as instruções SUB e ADD geram 2 acessos a dados: um na leitura dos operandos, outro na escrita do resultado.

Nota: Valores arredondados às unidades.

A	B	C	D	E	F
88%	75%	50%	25%	13%	<i>Nenhuma das anteriores</i>

1 Val.

- (b) Se, em alternativa, for usada uma cache com o dobro da capacidade (2K palavras) e esta possuir blocos de 2 palavras, indique qual será a taxa de sucesso (“hit rate”).

Nota: Valores arredondados às unidades.

A	B	C	D	E	F
88%	75%	50%	25%	13%	<i>Nenhuma das anteriores</i>

1 Val.

- (c) Considere que o sistema possui memória primária com um tempo de acesso de 120 ns e que a cache possui um tempo de acesso de 40 ns. Indique o valor da taxa de sucesso (“hit rate”) a partir do qual compensa ter cache.

Nota: Valores arredondados às unidades.

A	B	C	D	E	F
25%	33%	50%	67%	75%	<i>Nenhuma das anteriores</i>

IV. Considere um sistema de memória virtual paginada. O espaço de endereçamento virtual é constituído por 128 páginas, cada uma com 32 palavras. O espaço de endereçamento físico é constituído por 8 páginas.

$\frac{1}{2}$ Val.

(a) Indique o número de bits do campo de deslocamento de um endereço virtual: _____

$\frac{1}{2}$ Val.

(b) Indique o espaço de endereçamento virtual: _____

$\frac{1}{2}$ Val.

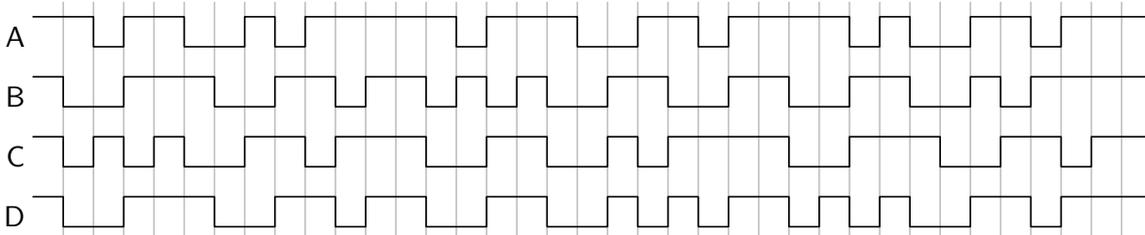
(c) Pretende-se aceder ao endereço virtual A32h. Indique, em hexadecimal, o índice da tabela de páginas que será consultado: _____

$\frac{1}{2}$ Val.

(d) No acesso ao endereço virtual A32h foi lido da tabela de páginas o valor 4. Indique, em hexadecimal, o endereço físico que será acedido: _____

(Espaço propositadamente em branco, para rascunho)

V. (a) Admita que numa transmissão série assíncrona apenas são transmitidas palavras de entre um conjunto de 4 palavras possíveis, por uma ordem arbitrária: {65h,73h,A6h,CEh}.
 A transmissão de cada palavra assume: 1 start-bit, 8 bits de dados, 1 bit de paridade e 2 stop-bits. As palavras são transmitidas começando pelo bit mais significativo.



1/2 Val.

i. Indique qual destas sequências de bits está correcta.
Sugestão: Começe por identificar os start-bits e os bits de paridade de cada sequência.

A	B	C	D	<i>Nenhuma das anteriores</i>
---	---	---	---	-------------------------------

1/2 Val.

ii. Qual é a paridade adoptada?

Par	Ímpar

1/2 Val.

iii. Caso tenha identificado alguma sequência de bits transmitida correctamente, indique (em hexadecimal) a sequência de palavras recebidas pelo receptor _____

1/2 Val.

iv. Assuma que o ritmo de transmissão é de 24000 bps. Nas condições das alíneas anteriores, indique o tempo que demora a enviar um ficheiro constituído por 1000 bytes.

A	B	C	D	E	F
300 ms	500 ms	2 s	12 s	24 s	<i>Nenhuma das anteriores</i>

1/2 Val.

v. Qual é a eficiência da transmissão dos dados nas condições especificadas?

A	B	C	D	E	F
33%	50%	67%	88%	100%	<i>Nenhuma das anteriores</i>

