



Arquitectura de Computadores

Ano Lectivo de 2009/2010

2º Semestre

Repescagem do 1º Teste 2 de Julho de 2010 Duração: 1h30+0h30

- **O teste é sem consulta**, apenas tem disponível o anexo que lhe deverá ter sido entregue com o teste. Por favor, não escreva nesse anexo e devolva-o no final do teste.
- Resolva o teste no próprio enunciado, o espaço reservado para cada pergunta é suficiente para a sua resposta. Tenha em atenção que cada grupo deve ficar em folhas separadas. Utilize as costas das folhas para rascunho.
- Identifique todas as folhas que entregar, **folhas não identificadas não serão cotadas!**
- Responda ao teste com calma. Se não sabe responder a uma pergunta, passe à seguinte e volte a ela no fim.

I. (1 + 1 + 1 + 2 = 5 val.)

Considere os seguintes valores para os registos do processador P3:

R1	R2	R3	R4	R5	R6	R7	PC	SP	RE
F101h	1FFEh	4401h	0003h	EC3Fh	705Ah	A5A5h	7DDFh	6FF0h	0015h

Para as perguntas 1, 2 e 3, indique quais são os novos valores, em hexadecimal, de todos (**e apenas**) os registos que são escritos na execução de cada instrução. Use ? para indicar que não tem informação suficiente para determinar o novo valor de um registo.

As perguntas são independentes, isto é, assuma como **valores iniciais** para cada pergunta os indicados na tabela acima.

1. ROLC R3, 3

R1	R2	R3	R4	R5	R6	R7	PC	SP	RE

2. SUB R1, R5

R1	R2	R3	R4	R5	R6	R7	PC	SP	RE

3. BR.NZ -10

R1	R2	R3	R4	R5	R6	R7	PC	SP	RE

4. Na execução da instrução INT 9, indique na tabela seguinte qual é a sequência de acessos à memória, especificando o valor do barramento de endereços, do barramento de dados e tipo de acesso (leitura/escrita).

Nota 1: a tabela tem 5 posições, utilize apenas as que achar necessárias.

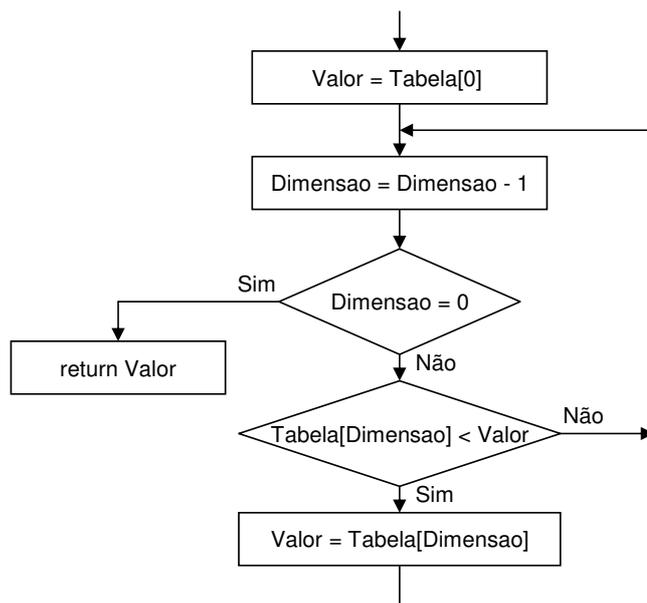
Nota 2: utilize os valores iniciais dos registos indicados na tabela no cimo desta página.

Nota 3: use ? para indicar que não tem informação suficiente para determinar um dado valor.

	Endereço	Dados	Leitura/Escrita
1			
2			
3			
4			
5			

II. (3 + 1,5 = 4,5 val.)

Considere uma rotina descrita pelo seguinte fluxograma:



1. Descreva a alto nível, e de forma sucinta, a função realizada por esta rotina.

2. Escreva esta rotina em Assembly do P3. Assuma que os parâmetros de entrada e de saída são passados pela pilha, colocados na seguinte ordem: <valor de saída>; Tabela; Dimensao. Assuma também que o vector Tabela tem pelo menos um elemento.

IV. (1 + 1 + 3 = 5 val.)

1. Proponha código Assembly que permita carregar o registo R1 com o conteúdo do registo de estado, RE.

2. Para cada linha abaixo, dê um exemplo de uma sequência de, no máximo, duas instruções Assembly do P3 que coloque os bits de estado com os valores indicados.

Z	C	N	O	Instrução
0	0	0	0	
1	1	0	0	
0	0	1	1	
1	1	0	1	

3. Indique se as seguintes afirmações são verdadeiras ou falsas. (cada pergunta certa +0,5 val.; cada pergunta errada -0,25 valores; o valor mínimo da pergunta é 0)

a) 1,375 pode ser representado com 8 bits em vírgula fixa por 00001011.

Verdadeiro Falso Depende

b) Se inicialmente $R1=FFFFh$ e $R2=0002h$, a execução da instrução Assembly do P3 `DIV R1, R2` tem como resultado $R1=7FFFh$ e $R2=0001h$.

Verdadeiro Falso Depende

c) Após a execução da instrução `ADDC R0, FFFFh`, o bit de estado excesso, O, fica a 1.

Verdadeiro Falso Depende

d) As instruções `5010h` e `53C0h`, em código máquina do P3, são equivalentes.

Verdadeiro Falso Depende

e) Do ponto de vista do programador, a instrução `JMP M[PC]` é equivalente a uma instrução `NOP`.

Verdadeiro Falso Depende

f) É possível uma instrução `JMP` no processador P3 ocupar apenas uma posição de memória.

Verdadeiro Falso Depende